省エネを支える電子デバイス技術

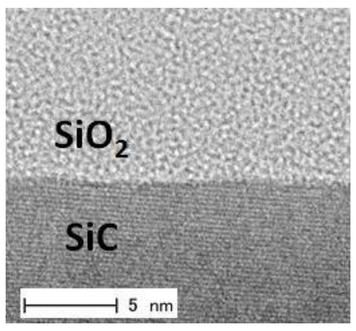
喜多研究室
（機能性ナノ薄膜工学）
本郷キャンパス

HPはコチラ！

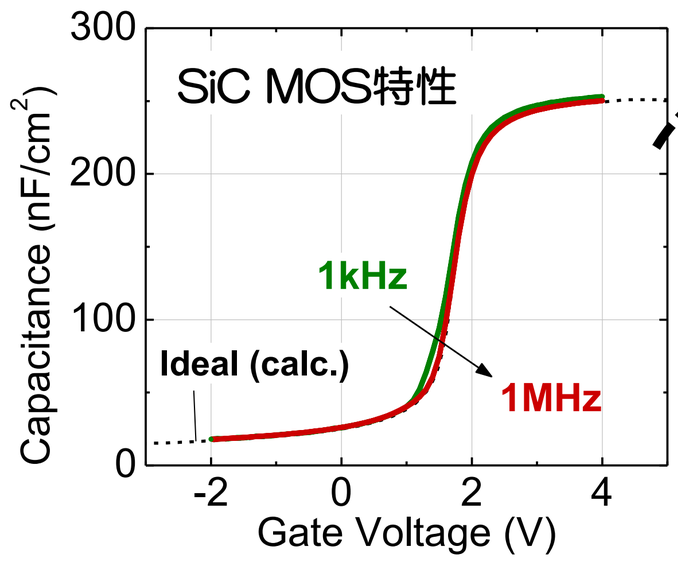
超省エネルギー社会の構築のためには，電力の高効率利用技術が欠かせません。当研究室では，そのための革新的電子デバイス技術の構築を目指します。ナノレベルでの電子デバイス材料の界面構造の緻密な設計と，界面で生じる現象の理解と制御に基づいて，新規材料を用いた**超高効率な電力変換デバイス（次世代パワーデバイス）の開発**や，**超低消費電力で動作可能な情報処理デバイス（次世代不揮発性メモリ）**の基盤技術の構築に挑戦しています。

高エネルギー変換効率 SiCパワートランジスタ作製プロセス開発
― 界面構造・界面反応の制御に基づく省エネデバイスへの挑戦 ―

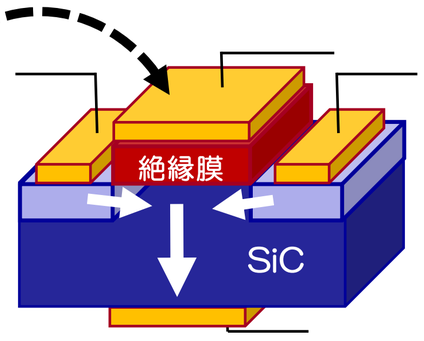
MOS界面



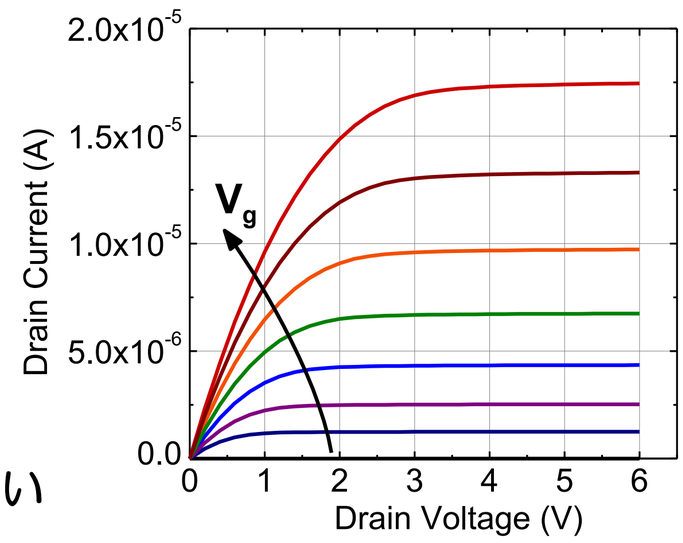
SiC/酸化物界面特性の制御が高性能化の鍵



パワーMOSFET形成

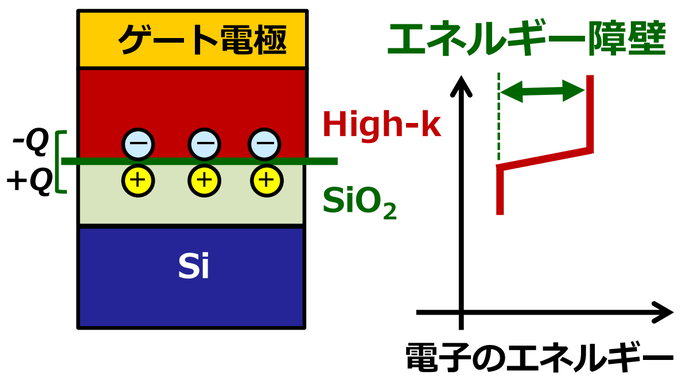


高電圧・大電流の低損失スイッチング を実現したい

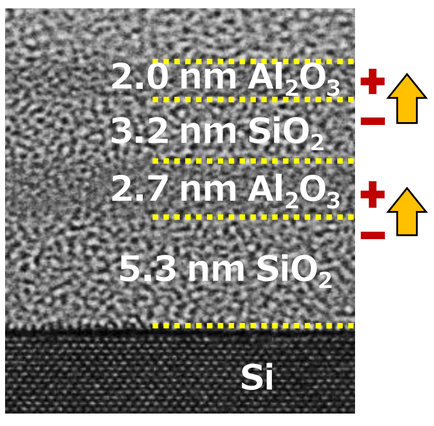


家庭電器から電気自動車・鉄道に至るまで機器の動作時の電力を制御しているのがパワーデバイスです。ワイドバンドギャップ半導体であるSiCを利用すると，高電圧下で大電流を制御する際のエネルギー損失の大幅な削減が期待できます。しかしその特性を引き出すためには，界面反応の正しい理解に基づく素子形成プロセスの確立が求められています。当研究室では特にSiC MOSトランジスタの高エネルギー効率化を目指し，その特性を決定するSiCとゲート絶縁膜の界面構造の設計など要素技術の開発を進めています。

酸化物薄膜の界面が示す特異な分極効果の制御とデバイス応用



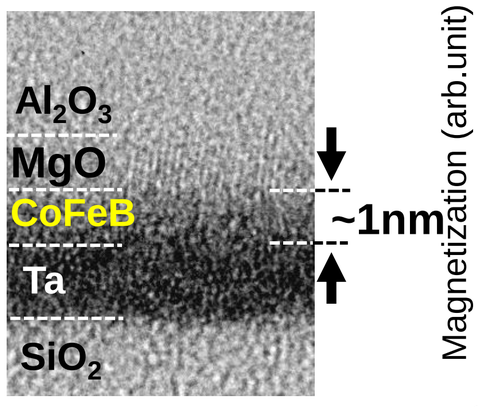
酸化物界面ダイポール層の概念

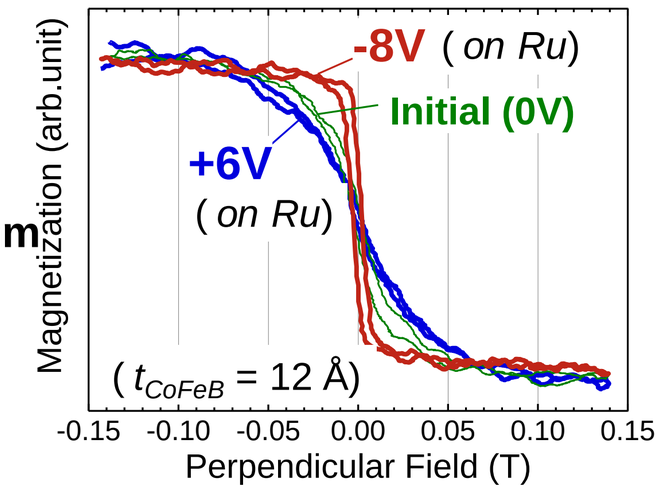


巨大な分極を示すラミネート構造の例

絶縁体内部には自由な電荷は殆ど存在しないのですが，その界面で分極が顕在化します。当研究室では，この「界面ダイポール」効果が発現する機構の理解を進め，その効果の大小の制御に成功しています。また酸化物薄膜のラミネート構造による巨大な分極効果を実証し，そのデバイス応用を検討しています。

超低消費電力スピンデバイスへ向けた強磁性体/絶縁膜界面の設計





CoFeB超薄膜(～1nm)と電界効果による磁気異方性の変化

強磁性体中の電子のスピン状態の変化はメモリデバイスへ応用できます。当研究室では強磁性体超薄膜の示す磁化が面内方向，または面外方向のどちらを向くか(磁気異方性)が，外部の電界によって変化する現象に着目し，強磁性体薄膜中の電子のスピン状態の電界による制御に挑戦しています。